(19) BUNDESREPUBLIK DEUTSCHLAND

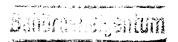
① Offenlegungsschrift① DE 3715232 A1

(5) Int. Cl. 4: H 01 L 21/74

> H 01 L 21/76 H 01 L 21/88



DEUTSCHES PATENTAMT (21) Aktenzeichen: P 37 15 232.7 (22) Anmeldetag: 7. 5. 87 (43) Offenlegungstag: 17. 11. 88



(71) Anmelder:

Siemens AG, 1000 Berlin und 8000 München, DE

② Erfinder:

Meul, Hans Willi, Dipl.-Phys. Dr., 8019 Steinhöring, DE; Schaber, Hans-Christian, Dipl.-Phys. Dr., 8032 Gräfelfing, DE

66 Für die Beurteilung der Patentfähigkeit in Betracht zu ziehende Druckschriften:

DE 36 36 547 A1 DE 35 27 502 A1 DE 35 12 841 A1 US 44 54 647 EP 01 66 983 A2

US-Z: IBM Technical Disclosure Bulletin, Vol.28,

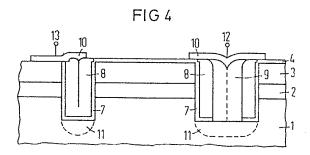
No.7, Dez. 85, S.2998-3000;

US-Z: IBM Technical Disclosure Bulletin, Vol.28,

No. 6, Nov. 85, S.2335-2336;

(4) Verfahren zur Substratkontaktierung bei der Herstellung von durch Isolationsgräben getrennten Bipolartransistorschaltungen

Die Erfindung betrifft ein Verfahren zur Substratkontaktierung bei der Herstellung von durch Isolationsgräben getrennten Bipolartransistorschaltungen. Die für die Kontaktierung vorgesehenen Substratgräben w2 werden gleichzeitig mit den isolationsgräben w₁ erzeugt, wobei die Weite w₂ der Substratgräben mindestens doppelt so groß eingestellt wird wie die Weite w1 der Isolationsgräben. Beim Auffüllen der Gräben w₁ und w₂ mit Isolationsmaterial 8 verbleibt in den Substratgräben w_2 ein Spalt der Weite w_2 - w_1 , der mit dem zur Substratkontaktierung vorgesehenen Material 9 aufgefüllt wird. Durch das Verfahren wird der zur Definition des Substratkontaktes erforderliche Photolithographieschritt eingespart, wobei gleichzeitig die Kollektor-Substrat-Kapazität vernachlässigbar klein bleibt. Das Verfahren wird verwendet bei der Herstellung höchstintegrierter Bipolartransistorschaltungen.



25

Patentansprüche

1. Verfahren zur Substratkontaktierung bei der Herstellung von durch Isolationsgräben getrennten Bipolartransitoren enthaltenden integrierten Schaltungen, bei dem die Kontaktierung über in die Transistorstruktur eingebrachte, bis ins Substrat sich erstreckende Gräben erfolgt, dadurch gekennzeichnet, daß

a) die für die Kontaktierung vorgesehenen Substratgräben (w_2) gleichzeitig mit den Isolationsgräben (w_1) erzeugt werden, wobei bei gleicher Tiefe im Substrat (1) die Weite w_2 der Substratgräben größer als die doppelte Weite w_1 der Isolationsgräben eingestellt wird,

b) die Abscheidung der Isolationsschicht (8) beim Auffüllen der Gräben (w_1, w_2) so geführt wird, daß die Schichtdicke d_1 der halben Isolationsgrabenweite w_1 entspricht, so daß im Substratgraben (w_2) ein Spalt der Weite $w_2 - w_1$ frei bleibt,

c) die horizontal abgeschiedenen Isolationsschichten (7, 8) durch einen anisotropen Ätzprozeß entfernt werden und

d) anschließend der Spalt $w_2 - w_1$ im Substratgraben (w_2) mit dem zur Kontaktierung vorgesehenen Material (9) aufgefüllt wird.

- 2. Verfahren zum Herstellen eines Substratkontaktes (12) eines vertikal aufgebauten Bipolartransistors vom npn-Typ, wobei die *n*-Bereiche (3) den Kollektor des Transistors bilden und vergrabene *n*+-dotierte Zonen (2) bedecken, die durch tiefreichende Kollektoranschlüsse angeschlossen werden, 35 nach Anspruch 1, gekennzeichnet durch den Ablauf der folgenden Verfahrensschritte:
 - a) Herstellen der vergrabenen n^+ -dotierten Kollektorschicht (2) im p-dotierten Substrat 40 (1),

b) Abscheiden einer *n*-dotierten Epitaxieschicht (3),

c) Erzeugen einer ersten thermischen Siliziumoxidschicht (4) sowie einer Nitridschicht (5),

d) Aufbringen einer als Ätzmaske bei der Grabenätzung dienenden Schicht (6), wobei die Bedingung Grabenweite w_2 des Substratgrabens größer als die doppelte Grabenweite w_1 des Isolationsgrabens erfüllt wird, und Einbringen der Isolations- und Substratgräben (w_1 , w_2) bis zu einer Tiefe, daß die n-dotierte Epitaxieschicht (3) und die vergrabene n^+ -dotierte Kollektorschicht (2) durchtrennt sind und die Grabenböden im p-dotierten Substrat (1) lie- 55 gen.

e) Entfernung der Ätzmaske (6),

f) Passivierung der Grabenwände (w_1, w_2) mit einer zweiten thermischen Siliziumoxidschicht

g) Abscheidung einer dritten Siliziumoxidschicht (8) der Dicke $d_1 = w_1/2$,

h) Rückätzen der dritten Siliziumoxidschicht (8) und der zweiten Siliziumoxidschicht (7) im Spalt (w_2-w_1) mittels eines anisotropen Ätzprozesses bis der Boden des Substratgrabens freigelegt ist,

i) Entfernen der Nitridschicht 6,

- j) Herstellung des Kollektoranschlusses durch Ionenimplantation unter Verwendung einer Photolackmaske und Eindiffusion der implantierten Ionen,
- k) Auffüllen des Substratgrabens $(w_2 w_1)$ mit einer p-dotierten Polysiliziumschicht (9) mit der Dicke $d_2 = (w_2 w_1)/2$,
- l) Freiätzen der Substratoberfläche von der p-dotierten Polysiliziumschicht (9) und Anbringen des Substratkontaktanschlusses (12) aus p-dotiertem Polysilizium oder Silizid.
- 3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß gleichzeitig mit der Anbringung des Substratkontaktanschlusses (12) nach Entfernung der ersten thermischen Siliziumoxidschicht (4) an den betreffenden Stellen, die zur Erzeugung der inaktiven Basiszone des Transistors vorgesehene dotierte Polysilizium- oder Silizidschicht (13) aufgebracht wird.
- 4. Verfahren nach Anspruch 2 oder 3, dadurch gekennzeichnet, daß zur Unterbindung von Kanalausbildungen (channel stopper) unter den eingeätzten Gräben (w_1 , w_2) im Grabenboden nach Verfahrensschritt d) eine p^+ -dotierte Zone (11) implantiert wird.
- 5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß vor der Ionenimplantation eine als Streuoxid wirkende Schicht aufgebracht wird, die mit der Ätzmaske (6) nach Verfahrensschritt e) wieder entfernt wird.
- 6. Verfahren nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, daß als Ätzmaske (6) nach Verfahrensschritt d) eine durch thermische Zersetzung von Tetraethylorthosilikat erzeugte Siliziumoxidschicht (TEOS) verwendet wird.

Beschreibung

Die Erfindung betrifft ein Verfähren zur Sübstratkontaktierung bei der Herstellung von durch Isolationsgräben getrennten Bipolartransistoren enthaltenden integrierten Schaltungen, bei dem die Kontaktierung über in die Transistorstruktur eingebrachte, bis ins Substrat sich erstreckende Gräben erfolgt.

In der modernen Bipolar-Technologie wird zur Isolation der aktiven Transistorbereiche die Grabenisolationstechnik verwendet. Dadurch bietet sich im Gegensatz zu herkömmlichen Isolationstechniken die Möglichkeit, die vergrabene Kollektorschicht (sogenannte buried-layer) unter Einsparung einer Photolacktechnik unstrukturiert, das heißt ganzflächig herzustellen. Eine ganzflächige buried-layer hat außerdem den Vorteil, daß das Problem des sogenannten "lateralen Autodoping" grundsätzlich entfällt. Zur Isolation der aktiven Bereiche muß die Grabentiefe aber so gewählt werden, daß die vergrabene Kollektorschicht von den Gräben sicher durchtrennt wird. Andererseits können Substratkontakte von der Kristallscheibenvorderseite, die die Bauelementstrukturen enthält, bei unstruktuierter buried-layer nur auf dem Weg durch die Gräben hergestellt werden. Daher ist ein einheitliches Auffüllen aller Gräben mit elektrischen isolierendem Material, das vorzugsweise aus Siliziumoxid besteht, ausgeschlossen. Die Gräben müssen vielmehr überall dort, wo aus schaltungstechnischen Gründen ein Substratkontakt erforderlich ist, mit niederohmigem Polysilizium desselben Leitfähigkeitstyps wie der des Substrats aufgefüllt wer-

4

den, wobei nur die Grabenwand, nicht aber der Grabenboden mit einer dünnen Isolierschicht ausgekleidet ist. Die relativ hohe Seitenwandkapazität solcher hoch-dotiertes Polysilizium enthaltender Gräben läßt ein einheitliches Auffüllen aller Gräben mit dotiertem Polysilizium nach Grabenwandpassivierung aber ebenfalls unzweckmäßig erscheinen.

Durch die Erfindung soll das Problem gelöst werden, sowohl reine Isolationsgräben als auch Substratanschlußgräben nebeneinander im selben Herstellungsprozeß mit möglichst wenig Zusatzaufwand herzustellen, wobei gleichzeitig die Kollektor-Substrat-Kapazität vernachlässigbar klein bleibt.

Zur Lösung des Substratkontaktproblems sind aus dem Stand der Technik verschiedene Verfahren bekannt, die jedoch alle darin übereinstimmen, daß zur Definition der Substratkontakte eine eigene Photolacktechnik benötigt wird. Dazu wird beispielsweise auf die Berichte von Bhatia et. al. und Beyer et. al in dem IBM Technical Disclosure Bulletin Vol. 27, No. 3, August 1984, Seiten 1532/1533 und No. 2, Juli 1984, Seiten 1245 bis 1457 hingewiesen. In dem Bericht von El-Kareh im IBM Technical Disclosure Bulletin Vol. 27, No. 5, 1984, Seiten 3036 bis 3037 wird zur Substratkontaktierung sogar eine Strukturierung der vergrabenen 25 Kollektorschicht vorgeschlagen.

Ein weiteres zusätzliches Problem zur Substratkontaktierung ist das Problem der Seitenwandkapazität im Graben, welches entweder in dem Bericht von Bhatia in Kauf genommen wird, oder aber, wie in dem Bericht von Beyer beschrieben, mit Hilfe einer technologisch nicht einfachen Polysilizium-Ätzung im Graben gelöst werden soll.

Die Erfindung löst alle diese Probleme auf einfache Weise und ist durch ein Verfahren der eingangs genann- 35 ten Art dadurch gekennzeichnet, daß

- a) die für die Kontaktierung vorgesehenen Substratgräben gleichzeitig mit den Isolationsgräben erzeugt werden, wobei bei gleicher Tiefe im Substrat die Weite w_2 der Substratgräben größer als die doppelte Weite w_1 der Isolationsgräben eingestellt wird,
- b) die Abscheidung der Isolationsschicht beim Auffüllen der Gräben so geführt wird, daß die Schichtdicke d_1 der halben Isolationsgrabenweite w_1 entspricht, so daß im Substratgraben ein Spalt der Weite $w_2 w_1$ freibleibt,
- c) die horizontal abgeschiedenen Isolationsschichten durch einen anisotropen Ätzprozeß entfernt $_{50}$ werden und
- d) anschließend der Spalt w_2-w_1 im Substratgraben mit dem zur Kontaktierung vorgesehenen Material aufgefüllt wird.

Weitere Ausgestaltungen der Erfindung, insbesondere ein Verfahren zum Herstellen eines Substratkontaktes eines vertikal aufgebauten Bipolartransistors vom npn-Typ, wobei die *n*-Bereiche den Kollektor des Transistors bilden und vergrabene *n*⁺-dotierte Zonen bedekken, die durch tiefreichende Kollektoranschlüsse angeschlossen werden, ergeben sich aus den Unteransprüchen

Im folgenden wird anhand der Fig. 1 bis 4 und eines Ausführungsbeispiels der Prozeßablauf für die Herstellung eines vertikalen npn-Bipolartransistors noch näher beschrieben. Dabei sind in den Figuren in Schnittbildern die erfindungswesentlichen Verfahrensschritte darge-

stellt; für gleiche Teile sind gleiche Bezugszeichen vorgesehen. Die Erfindung ist jedoch keinesfalls auf Transistoren dieses einen Typs beschränkt.

Fig. 1 Die hier abgebildete Anordnung wird zum Bei-5 spiel durch folgende Verfahrensschritte hergestellt:

- a) Bildung des vergrabenen Kollektorbereiches 2 (n^+ buried layer) in einem p-dotierten Siliziumsubstrat 1 durch Ionenimplantation von Antimon mit einer Dosis und Energie von 3 × 10¹⁵ cm⁻² und 80 keV,
- b) Abscheidung einer *n*-dotierten Epitaxieschicht 3, c) Erzeugen einer ersten thermisch gewachsenen Siliziumoxidschicht 4 in einer Schichtdicke von 50 nm, sowie Abscheidung einer ca. 100 nm dicken LPCVD Nitiridschicht 5 (= low pressure chemical vapor deposition),
- d) Aufbringen einer Ätzmaske 6 aus durch thermische Zersetzung von Tetraethylorthosilikat gebildetem Siliziumoxid (500 nm), wobei bei der Strukturierung dieser Schicht 6 die Bedingung der unterschiedlichen Weiten der Isolations- und Substratgräben eingestellt wird. Die Weite des Isolationsgrabens w_1 beträgt beispielsweise 1 μ m, die des Substratgrabens $w_2 \sim 2 \mu$ m,
- e) Einätzen der Isolations- (w₁) und Substratgräben (w₂) bis zu einer Tiefe, daß die *n*-dotierte Epitaxieschicht 3 und die vergrabene n⁺-dotierte Kollektorschicht 2 sicher durchtrennt sind. Wie die Fig. 1 zeigt, reichen die Grabenböden in das Substrat 1 hinein.

Fig. 2: Zur Unterbindung von Kanalausbildungen unter den Gräben (w_1, w_2) wird ein p^+ -Bereich 11 (sogenannter channel stopper) implantiert, vorzugsweise durch ein dünnes Streuoxid (nicht dargestellt), um eine Grabenwanddotierung zu blocken. Das Streuoxid wird mit der Ätzmaske 6 entfernt, wobei die Nitridschicht 5 als Ätzstop dient. Dann werden die Grabenwände w_1 und w_2 mit Hilfe eines dünnen zweiten thermisch gewachsenen Siliziumoxids 7 (50 nm) passiviert, bevor eine dritte Siliziumoxidschicht 8 der Dicke $d_1 = w_1/2$ die Isolationsgräben w_1 vollständig auffüllt. Nach diesem Auffüllen (8) entsteht in den Substratgräben w_2 ein Spalt der Breite $w_2 - w_1$, der zunächst unausgefüllt bleibt.

Fig. 3: Beim nachfolgenden Rückätzen der Siliziumoxidschicht 8 in einem anisotropen Ätzprozeß wird der Boden der Substratgräben im Bereich des Spaltes w_2-w_1 automatisch geöffnet. Da nicht nur die Siliziumoxidschicht 8, sondern auch die darunterliegende Siliziumoxidschicht 7 vom Grabenboden im Spaltbereich w_2-w_1 entfernt werden muß, wird die Rückätzung entsprechend überzogen. Anschließend wird die Nitridschicht 5 entfernt.

Fig. 4: Unter Zuhilfenahme einer Photolacktechnik wird nun der Kollektoranschluß durch die Oxidschicht 4 implantiert und anschließend eingetrieben (in der Figur nicht dargestellt).

Jetzt erfolgt die Auffüllung der Substratgräben (w_2-w_1) mit bor-dotiertem Polysilizium 8 der Dicke $d_2=(w_2-w_1)/2$. Nach dem Rücksätzen der Polysiliziumschicht 9 wird eine Metallsilizid- oder Polysiliziumschicht 10, die mit Bor dotiert ist und als Substratkontakanschluß 12 dient, aufgebracht.

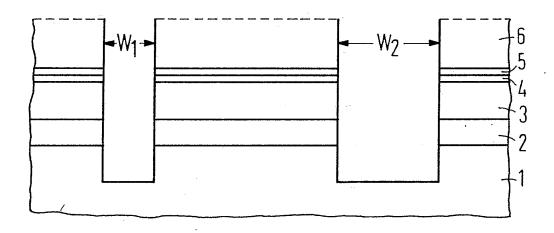
Diese Schicht 10 kann, wie aus Fig. 4 ersichtlich ist, gleichzeitig zur Erzeugung der inaktiven Basis (Basiskontaktanschluß 13) dienen, falls vor der Abscheidung der Schicht 10 mittels Photoätzen das Passivierungsoxid

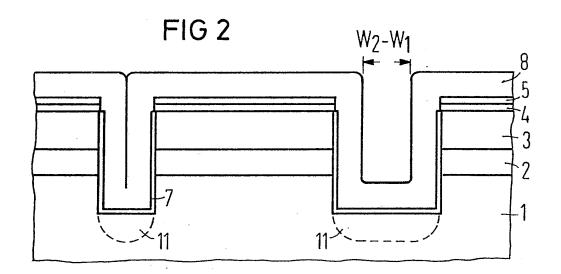
4 an den entsprechenden Stellen entfernt wird. Nach der Strukturierung der Schicht 10 (siehe Fig. 4) kann der Prozeß nach bekannten Verfahren zur Erzeugung eines selbstjustierten Emitter/Basis-Komplexes fortgesetzt werden. Ein solcher Prozeß wird beispielsweise in der europäischen Patentanmeldung 01 42 632 beschrieben.

Nummer: Int. Cl.⁴: Anmeldetag: Offenlegungstag: 37 15 232 H 01 L 21/74 7. Mai 1987 17. November 1988

1/2

FIG 1





ORIGINAL INSPECTED

2/2



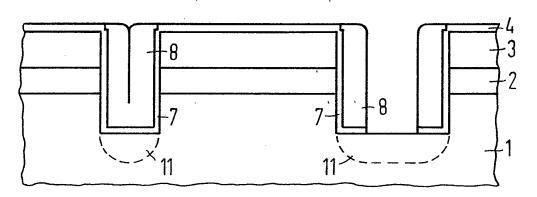


FIG 4

